PAT-NO:

JP02000332009A

DOCUMENT-IDENTIFIER: JP 2000332009 A

TITLE:

METHOD OF FORMING INSULATING FILM AND MANUFACTURE

OF

P-TYPE SEMICONDUCTOR ELEMENT

PUBN-DATE:

November 30, 2000

INVENTOR-INFORMATION:

NAME

COUNTRY

KATAOKA, TOYOTAKA

N/A

ASSIGNEE-INFORMATION:

NAME

COUNTRY

SONY CORP

N/A

APPL-NO:

JP11144707

APPL-DATE:

May 25, 1999

INT-CL (IPC): H01L021/316, H01L021/318, H01L021/8238, H01L027/092

, H01L029/78

ABSTRACT:

PROBLEM TO BE SOLVED: To obtain a plasma nitridation method by forming an oxide film on the surface of a semiconductor layer, injecting microwaves onto an atmospheric gas which consists substantially of nitrogen gas to produce excited nitrogen molecules, nitrogen molecule ions, nitrogen atoms, or nitrogen atomic ions, and nitriding the surface of the oxide film with these excited members.

SOLUTION: A silicon semiconductor substrate 20 is fed into a double-pipe oxidizing furnace (processing chamber). By mixing hydrogen gas with oxygen gas

at a high temperature, an element isolation region 21 of a LOCOS structure is formed, and a silicon oxide film is formed on the surface. Next, the resulting substrate 20 is fed to a plasma treatment system. After introducing nitrogen

7/31/06, EAST Version: 2.0.3.0

gas into the plasma processing, an atmospheric gas composed of 90% or more of nitrogen gas is irradiated with microwaves. Then, excited nitrogen molecules, nitrogen molecule ions, nitrogen atoms or nitrogen atomic ions collide against the surface of the oxide film in a plasma generating region, which nitrides the surface of the oxide film, and thus an insulating film 22 (silicon oxide nitride film which becomes a gate insulating film) is formed. As a result, an insulating film having superior properties can be obtained.

COPYRIGHT: (C)2000,JPO

7/31/06, EAST Version: 2.0.3.0

DERWENT-ACC-NO:

2001-141999

DERWENT-WEEK:

200115

COPYRIGHT 2006 DERWENT INFORMATION LTD

TITLE:

Insulation film formation method involves irradiating

microwave on surface of oxide film in presence of

nitrogen gas for performing nitriding of surface of oxide

film on semiconductor layer

PATENT-ASSIGNEE: SONY CORP[SONY]

PRIORITY-DATA: 1999JP-0144707 (May 25, 1999)

PATENT-FAMILY:

PUB-NO

PUB-DATE

LANGUAGE

PAGES

MAIN-IPC

<u>JP 2000332009</u> A 021/316

November 30, 2000

N/A

014

H01L

APPLICATION-DATA:

PUB-NO

APPL-DESCRIPTOR

APPL-NO

APPL-DATE

JP2000332009A

N/A

1999JP-0144707

May 25, 1999

INT-CL (IPC): H01L021/316, H01L021/318, H01L021/8238, H01L027/092,

H01L029/78

ABSTRACTED-PUB-NO: JP2000332009A

BASIC-ABSTRACT:

NOVELTY - Oxide film is formed on the surface of semiconductor layer. Microwave is irradiated on the surface of the oxide film in presence of nitrogen gas in the atmospheric gas for performing nitriding of oxide film surface by nitrogen molecules, nitrogen ions and nitrogen atoms in the excited state in the nitrogen gas. Partial pressure ratio of nitrogen gas in the atmospheric gas is set to 90% or more.

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also included for the ptype semiconductor device manufacturing method.

USE - For manufacture of p-type semiconductor device.

ADVANTAGE - Realizes stable **plasma nitriding** operation and prevents the bad influence of ionization promotion gas on the oxide film. Prevents the reduction of characteristics such as current drive capability of the semiconductor device. Avoids the fluctuation of the threshold voltage of **PMOS** semiconductor device.

DESCRIPTION OF DRAWING(S) - The figure shows the model partial cross-sectional

view of the insulation film formed on a semiconductor substrate.

CHOSEN-DRAWING: Dwg.2/4

TITLE-TERMS: INSULATE FILM FORMATION METHOD IRRADIATE MICROWAVE SURFACE OXIDE

FILM PRESENCE NITROGEN GAS PERFORMANCE NITRIDATION SURFACE OXIDE

FILM SEMICONDUCTOR LAYER

DERWENT-CLASS: L03 U11

CPI-CODES: L04-C12B;

EPI-CODES: U11-C05B1;

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C2001-042475 Non-CPI Secondary Accession Numbers: N2001-103783

7/31/06, EAST Version: 2.0.3.0

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2000-332009 (P2000-332009A)

(43)公開日 平成12年11月30日(2000.11.30)

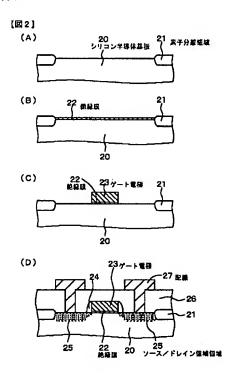
				(10)	7,0412 117,	оод (восо: 11.00)
(51) Int.Cl.7		識別記号	FΙ			テーマコード(参考)
HOIL 2	21/316		H01L	21/316	s	5 F O 4 O
2	21/318			21/318	С	5 F O 4 8
2	21/8238			27/08	321D	5 F O 5 8
	27/092			29/78	301G	
2	29/78					
			水龍查審	未請求	請求項の数6	OL (全 14 頁)
(21)出願番号		特顧平11-144707	(71) 出願人	, 00000218	5	
				ソニー株	式会社	
(22)出願日		平成11年5月25日(1999.5.25)		東京都品川区北品川6丁目7番35号		
			(72)発明者	片 片岡 豊		
						目7番35号 ソニ
				一株式会		
			(74)代理人	10009436	3	
				弁理士	山本 孝久	
		·				
						最終頁に続く

(54) 【発明の名称】 絶縁膜の形成方法及びp形半導体素子の製造方法

(57)【要約】

【課題】安定したプラズマ窒化法を実現することができ、しかも、得られた絶縁膜の特性を低下させないプラズマ窒化法に基づく絶縁膜の形成方法を提供する。

【解決手段】絶縁膜の形成方法は、(イ)半導体層の表面に酸化膜を形成する工程と、(ロ)窒素系ガスが窒素系ガス分圧比として90%以上含まれる雰囲気ガスにマイクロ波を照射することによって生成した励起状態の窒素分子、窒素分子イオン、窒素原子若しくは窒素原子イオンにより該酸化膜の表面を窒化する工程から成る。



【特許請求の範囲】

【請求項1】(イ)半導体層の表面に酸化膜を形成する 工程と

(ロ) 窒素ガスがガス分圧比として90%以上含まれる 雰囲気ガスにマイクロ波を照射することによって生成し た励起状態の窒素分子、窒素分子イオン、窒素原子若し くは窒素原子イオンにより該酸化膜の表面を窒化する工 程、から成ることを特徴とする絶縁膜の形成方法。

【請求項2】マイクロ波の周波数は1GHz乃至100 GHzであるごとを特徴とする請求項1に記載の絶縁膜 10 の形成方法。

【請求項3】前記工程(イ)において、酸素ガスと水素ガスとを燃焼させることによって生成した水蒸気、若しくは、触媒を用いた触媒作用に基づき水素ガスと酸化性ガスとを反応させることによって生成した水蒸気に基づき半導体層の表面に酸化膜を形成することを特徴とする請求項1に記載の絶縁膜の形成方法。

【請求項4】(A)半導体層の表面にゲート絶縁膜を形成する工程と、

(B)該ゲート絶縁膜上にp形不純物を含むシリコン層 20 から成るゲート電極を形成する工程、を含むp形半導体素子の製造方法であって、

工程(A)は、

(イ) 半導体層の表面に酸化膜を形成する工程と、

(ロ) 窒素ガスがガス分圧比として90%以上含まれる 雰囲気ガスにマイクロ波を照射することによって生成し た励起状態の窒素分子、窒素分子イオン、窒素原子若し くは窒素原子イオンにより該酸化膜の表面を窒化する工 程、から成ることを特徴とするp形半導体素子の製造方 注

【請求項5】マイクロ波の周波数は1GHz乃至100 GHzであることを特徴とする請求項4に記載のp形半 導体素子の製造方法。

【請求項6】前記工程(イ)において、酸素ガスと水素ガスとを燃焼させることによって生成した水蒸気、若しくは、触媒を用いた触媒作用に基づき水素ガスと酸化性ガスとを反応させることによって生成した水蒸気に基づき半導体層の表面に酸化膜を形成することを特徴とする請求項4に記載のp形半導体素子の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、絶縁膜の形成方法 及びp形半導体素子の製造方法、更に詳しくは、表面が 窒化された絶縁膜の形成方法、及び、かかる絶縁膜の形 成方法をゲート絶縁膜の形成に適用したp形半導体素子 の製造方法に関する。

[0002]

【従来の技術】例えば、シリコン半導体基板を基にした MOS型半導体装置の製造においては、シリコン酸化膜 から成るゲート絶縁膜をシリコン半導体基板の表面に形 50

成する必要がある。また、薄膜トランジスタ(TFT)の製造においても、絶縁性基板の上に設けられたシリコン層の表面にシリコン酸化膜から成るゲート絶縁膜を形成する必要がある。このようなシリコン酸化膜は、半導体装置の信頼性を担っているといっても過言ではない。従って、シリコン酸化膜には、常に、高い絶縁破壊耐圧及び長期信頼性が要求される。

【0003】半導体装置の高集積化に伴い、MOS型半導体装置のゲート絶縁膜も薄膜化されつつあり、ゲート長0.1μm世代の半導体装置におけるゲート絶縁膜の厚さは2nm程度になると予想されている。シリコン酸化膜の形成方法は、大きくは、乾燥酸素を酸化種として用いる乾燥酸化法と、水蒸気を酸化種として用いる加湿酸化法の2つに分類される。乾燥酸化法は、加熱されたシリコン半導体基板に十分乾燥した酸素を供給することによってシリコン半導体基板の表面にシリコン酸化膜を形成する方法である。また、加湿酸化法は、水蒸気を含む高温のキャリアガスをシリコン半導体基板に供給することによってシリコン半導体基板の表面にシリコン酸化膜を形成する方法である。一般には、加湿酸化法によって形成されたシリコン酸化膜よりも、信頼性に優れていて形成されたシリコン酸化膜よりも、信頼性に優れている

【0004】近年、CMOSトランジスタにおいては、 低消費電力化のために低電圧化が図られており、そのた めに、PMOS半導体素子とNMOS半導体素子に対し て、十分に低く、しかも対称な閾値電圧が要求される。 このような要求に対処するために、PMOS半導体素子 においては、これまでのη形不純物を含むポリシリコン 層から構成されたゲート電極に替わり、p形不純物を含 むポリシリコン層から構成されたゲート電極が用いられ るようになっている。尚、このような構造のCMOSF ETは、デュアルゲート構造を有するCMOSFETと 呼ばれている。ところが、通常用いられるp形不純物で あるボロン原子(B)は、ゲート電極形成後の半導体装 置製造工程における各種の熱処理によってゲート電極か らゲート絶縁膜を通過し、シリコン半導体基板にまで容 易に到達し、PMOS半導体素子の閾値電圧を変動させ る。このような現象は、低電圧化のためにゲート絶縁膜 40 を一層薄くした場合、一層顕著に現れる。

[0005]

【発明が解決しようとする課題】上述のボロン原子のシリコン半導体基板への拡散に起因したPMOS半導体素子の閾値電圧の変動を抑制するために、窒素原子を酸化膜中に導入する方法が試みられており、ボロン原子拡散抑制の効果も確認されている。窒素原子を酸化膜中に導入する方法として、例えば、窒素ガス雰囲気で放電を行うことによって窒素プラズマを発生させる、所謂プラズマ窒化法が、文献 "Ultrathin nitrogen-profile engineered gate dielectric filmes"、S.V. Hattangady, et

al., 1996, IEDM や "Surface nitridation of silico n dioxide with a high density nitrogen plasma", R. Kraft, et al., J. Vac. Sci. Technol. B 15(4), Jul/Aug1997, pp 967-970 から知られている。これらの文献に記載されたプラズマ窒化法においては、酸化膜の表面のみが窒化されるため、熱窒化法による酸化膜中への窒素原子の導入のように、シリコン半導体基板に窒素が侵入することによる電流駆動能力の低下等の半導体素子特性への悪影響がない。

【0006】これらの文献に記載されたプラズマ窒化法 10 においては、13.56MHzの電磁波を窒素ガスに照射しているが、このような周波数の電磁波では窒素分子が原子状態になり難く、放電を安定化させるために、アルゴン(Ar)ガス等の電離を促進させる電離促進ガスを窒素ガス雰囲気に加える必要がある。然るに、酸化膜の窒化とは直接関係のない電離促進ガスを窒素ガス雰囲気中に相当量、加えると、窒化処理後の絶縁膜への悪影響、例えば、絶縁耐圧の低下といった現象が生じる。

【0007】従って、本発明の目的は、安定したプラズマ窒化法を実現することができ、しかも、得られた絶縁膜の特性を低下させないプラズマ窒化法に基づく絶縁膜の形成方法、及び、かかる絶縁膜の形成方法をゲート絶縁膜の形成に適用したp形半導体素子の製造方法、より具体的には、デュアルゲート構造を有するCMOSFETにおけるpチャネル型MOSFETの製造方法を提供することにある。

[0008]

【課題を解決するための手段】上記の目的を達成するための本発明の絶縁膜の形成方法は、(イ)半導体層の表面に酸化膜を形成する工程と、(ロ)窒素ガスがガス分 30 圧比として90%以上、好ましくは95%以上、一層好ましくは99%以上含まれる雰囲気ガスにマイクロ波を照射することによって生成した励起状態の窒素分子、窒素分子イオン、窒素原子若しくは窒素原子イオンにより該酸化膜の表面を窒化する工程、から成ることを特徴とする

【0009】上記の目的を達成するための本発明のp形半導体素子の製造方法は、(A)半導体層の表面にゲート絶縁膜を形成する工程と、(B)該ゲート絶縁膜上にp形不純物を含むシリコン層から成るゲート電極を形成 40する工程、を含むp形半導体素子の製造方法であって、工程(A)は、(イ)半導体層の表面に酸化膜を形成する工程と、(ロ)窒素ガスがガス分圧比として90%以上、好ましくは95%以上、一層好ましくは99%以上含まれる雰囲気ガスにマイクロ波を照射することによって生成した励起状態の窒素分子、窒素分子イオン、窒素原子若しくは窒素原子イオンにより該酸化膜の表面を窒化する工程、から成ることを特徴とする。

【0010】本発明の絶縁膜の形成方法あるいはp形半 導体素子の製造方法(以下、これらを総称して本発明と 50

呼ぶ場合がある)においては、窒素ガスがガス分圧比として90%以上含まれる雰囲気ガスに対してマイクロ波を照射することによって生成した励起状態の窒素分子、窒素分子イオン、窒素原子若しくは窒素原子イオンにより酸化膜の表面を窒化するので、得られた絶縁膜の特性低下を抑制することができる。即ち、本発明においては、アルゴンガスのような電離促進ガスを含まない、あるいは、僅かしか含まない窒素ガス雰囲気にマイクロ波を照射するので、電離促進ガスの分子あるいは原子による酸化膜への悪影響を防ぎ、優れた特性を有する絶縁膜を得ることができる。

【0011】しかも、熱窒化法のように高い温度で窒化処理を行う必要が無く、例えば常温で酸化膜の表面を窒化するプラズマ窒化処理を行うことができるので、熱窒化法による窒素原子の酸化膜中への導入における問題、即ち、半導体層に窒素が侵入することによる電流駆動能力の低下等の半導体素子特性への悪影響がない。更には、酸化膜を窒化するので、例えばゲート電極形成後の半導体装置製造工程における各種の熱処理によってゲート電極に含まれるボロン原子がゲート絶縁膜を通過して半導体層にまで到達し、p形半導体素子の閾値電圧が変動するといった現象を確実に回避することができる。

【0012】本発明におけるマイクロ波の周波数は、1 GHz乃至100GHz、例えば、2.45GHzとすることが望ましい。このような周波数範囲のマイクロ波を用いることによって、励起状態の窒素分子、窒素分子イオン、窒素原子若しくは窒素原子イオンを安定して生成させることができる。

【0013】本発明においては、マイクロ波を照射すべき雰囲気ガスを、100%窒素ガス雰囲気としてもよいし、窒素ガスと希ガス(Ar、He、Xe、Ne、Kr)ガスとの混合ガス雰囲気としてもよい。

【0014】本発明においては、前記工程(イ)におけ る半導体層の表面に酸化膜を形成するための酸化種とし て、乾燥酸素ガスを用いることもできるが、水蒸気を用 いることが好ましい。水蒸気を生成させる方法を、酸素 ガスと水素ガスとを燃焼させる方法 (パイロジェニック 法)、純水を加熱する方法、酸素ガス又は不活性ガスに よって加熱純水をバブリングする方法、触媒(例えば、 NiO等のNi系触媒、PtやPtO2等のPt系触 媒、PdやPdO等のPd系触媒、Ir系触媒、Ruや RuOz等のRu系触媒、AgやAg2O等のAg系触 媒、Au系触媒、CuO等のCu系触媒、MnOュ等の Mn系触媒、Co3O4等のCo系触媒)を用いた触媒作 用に基づき水素ガスと酸化性ガスとを反応させる方法の いずれか1種類の方法あるいは2種類以上の方法とする ことができるが、中でも、パイロジェニック法とするこ とが好ましい。水蒸気を用いた酸化法によって酸化膜を

形成するので、優れた経時絶縁破壊(TDDB)特性を

有する酸化膜を得ることができる。尚、これらの水蒸気

の生成方法、あるいは、次に述べるプラズマ酸化法に基づき半導体層表面に酸化膜を形成する方法を、総称して加湿酸化法と呼ぶ場合がある。

【0015】あるいは又、水素ガス及び酸素ガスに1G Hz乃至100GHzのマイクロ波を照射することによ って水蒸気を生成させる方法(以下、便宜上、プラズマ 酸化法と呼ぶ)とすることもできる。この場合、水素ガ ス及び酸素ガスに基づき生成した水蒸気を、窒素、アル ゴン、ヘリウム、ネオン、クリプトン、キセノンといっ た不活性ガスにて希釈した状態で、あるいは又、これら の不活性ガスをキャリアガスとして用いて、半導体層の 表面に酸化膜を形成してもよい。プラズマ酸化法を採用 すれば、水素ガス及び酸素ガス、並びに窒素ガスにマイ クロ波を照射することに基づき絶縁膜若しくはゲート絶 縁膜の形成を行うので、本質的に1つのプラズマ処理装 置内で絶縁膜若しくはゲート絶縁膜の形成を行うことが 可能となり、絶縁膜若しくはゲート絶縁膜を形成するた めの装置構成を簡素化することができるし、絶縁膜やゲ ート絶縁膜の形成時間の短縮化を図ることもできる。加 えて、水素ガス及び酸素ガスにマイクロ波を照射するこ とによって水蒸気を生成させれば、酸化速度が抑制・制 御された状態で、即ち、例えば減圧下にあっても、水蒸 気を容易に且つ確実に生成させることが可能となり、酸 化速度が制御された状態で薄い酸化膜を形成することが できる。

【0016】本発明のp形半導体素子の製造方法におけ る工程(B)においては、p形不純物を含むシリコン層 (例えばポリシリコン層やアモルファスシリコン層)か ら成るゲート電極の形成方法として、例えば、p形不純 物(例えば、ボロン)を含むシリコン層をCVD法に基 30 づき製膜した後にかかるシリコン層をパターニングする 方法、不純物を含まないシリコン層をCVD法にて形成 した後にp形不純物 (例えばボロンやBF2) をイオン 注入法にてシリコン層に注入し、次いでシリコン層をパ ターニングする方法、不純物を含まないシリコン層をC VD法にて形成した後にパターニングを行い、次いで、 p形不純物 (例えばボロンやBF2) をイオン注入法に てシリコン層に注入する方法を挙げることができる。 尚、工程(B)において、p形不純物を含むシリコン層 を形成した後、このシリコン層上にシリサイド層を形成 40 し、次いで、シリサイド層及びシリコン層をパターニン グすることによって、ポリサイド構造を有するゲート電 極を形成してもよいし、p形不純物を含むシリコン層を 形成した後、このシリコン層上にタングステン等の高融 点金属層を形成し、次いで、高融点金属層及びシリコン 層をパターニングすることによって、ポリメタル構造を 有するゲート電極を形成してもよい。

【0017】本発明の方法においては、工程(ロ)において酸化膜の表面に窒化処理を施した後、得られた絶縁膜に熱処理を施すことが、絶縁膜に生じたダメージの緩 50

和を図る上で好ましい。熱処理は、窒素ガス等の不活性ガス雰囲気で行うことが望ましく、熱処理温度として800°C、熱処理時間として10秒乃至1時間を例示することができる。

【0018】シリコン半導体基板を基にしてMOS型半 導体装置を製造する場合、従来、ゲート絶縁膜を形成す る前に、NH4OH/H2O2水溶液で洗浄し更にHCI /H2O2水溶液で洗浄するというRCA洗浄によりシリ コン半導体基板の表面を洗浄し、その表面から微粒子や 金属不純物を除去する。ところで、RCA洗浄を行う と、シリコン半導体基板の表面は洗浄液と反応し、厚さ 0.5~1 nm程度のシリコン酸化膜が形成される。か かるシリコン酸化膜の膜厚は不均一であり、しかも、こ のシリコン酸化膜中には洗浄液成分が残留する。そこ で、フッ化水素酸水溶液にシリコン半導体基板を浸潰し て、かかるシリコン酸化膜を除去し、更に純水で薬液成 分を除去する。これによって、大部分が水素で終端さ れ、極一部がフッ素で終端されたシリコン半導体基板の 表面を得ることができる。尚、このような工程によっ て、大部分が水素で終端され、極一部がフッ素で終端さ れたシリコン半導体基板の表面を得ることを、本明細書 では、シリコン半導体基板の表面を露出させると表現す る。その後、かかるシリコン半導体基板の表面に酸化膜 を形成する。

【0019】ところで、加湿酸化法に基づき酸化膜を形成する前の雰囲気を高温の窒素ガス雰囲気とすると、シリコン半導体基板の表面に荒れ(凹凸)が生じる場合がある。このような現象は、フッ化水素酸水溶液及び純水での洗浄によってシリコン半導体基板の表面に形成されたSiーH結合の一部あるいは又Si-F結合の一部が、水素やフッ素の昇温脱離によって失われ、シリコン半導体基板の表面にエッチング現象が生じることに起因すると考えられている。例えば、アルゴンガス中でシリコン半導体基板を600°C以上に昇温するとシリコン半導体基板の表面に激しい凹凸が生じることが、培風館発行、大見忠弘著「ウルトラクリーンULS I技術」、第21頁に記載されている。

【0020】工程(イ)において、半導体層の表面から半導体層を主に構成する原子が脱離しない温度に半導体層を保持した状態にて、半導体層の表面に酸化膜の形成を開始することで、このような半導体層の表面に荒れ(凹凸)が発生するといった現象の発生を回避することが可能である。尚、半導体層の表面から半導体層を主に構成する原子が脱離しない温度は、半導体層表面を終端している原子と半導体層を主に構成する原子との結合が切断されない温度であることが望ましい。半導体層がシリコン半導体基板、単結晶シリコン層、ボリシリコン層あるいはアモルファスシリコン層から構成されている場合、半導体層の表面から半導体層を主に構成する原子が

8

脱離しない温度を、半導体層表面のSi-H結合が切断 されない温度、あるいは又、半導体層表面のSi-F結 合が切断されない温度とすることが望ましい。面方位が (100)のシリコン半導体基板を半導体層として用い る場合、シリコン半導体基板の表面における水素原子の 大半がシリコン原子の2本の結合手のそれぞれに1つず つ結合しており、H-Si-Hの終端構造を有する。然 るに、シリコン半導体基板の表面状態が崩れた部分(例 えばステップ形成箇所)には、シリコン原子の1本の結 合手のみに水素原子が結合した状態の終端構造、あるい 10 は、シリコン原子の3本の結合手のそれぞれに水素原子 が結合した状態の終端構造が存在する。尚、通常、シリ コン原子の残りの結合手は結晶内部のシリコン原子と結 合している。本明細書における「Si-H結合」という 表現には、シリコン原子の2本の結合手のそれぞれに水 素原子が結合した状態の終端構造、シリコン原子の1本 の結合手のみに水素原子が結合した状態の終端構造、あ るいは、シリコン原子の3本の結合手のそれぞれに水素 原子が結合した状態の終端構造の全てが包含される。半 導体層の表面に酸化膜の形成を開始するときの温度は、 より具体的には、水蒸気が半導体層上で結露しない温度 以上、好ましくは200°C以上、より好ましくは30 0°C以上とすることが、スループットの面から望まし 11.

【0021】尚、工程(イ)において、酸化膜の形成が完了したときの半導体層の温度を、酸化膜の形成を開始する際の半導体層の温度よりも高くしてもよい。この場合、酸化膜の形成が完了したときの半導体層の温度は、600乃至1200°C、好ましくは700乃至1000°C、更に好ましくは750乃至900°Cであるこ30とが望ましいが、このような値に限定するものではない。尚、階段状(ステップ状)に昇温してもよく、あるいは又、連続的に昇温してもよい。

【0022】昇温を階段状にて行う場合、半導体層の表 面から半導体層を主に構成する原子が脱離しない温度に て半導体層の表面に酸化膜の形成を開始した後、所定の 期間、半導体層の表面から半導体層を主に構成する原子 が脱離しない温度範囲に半導体層を保持して酸化膜を形 成する第1の酸化膜形成工程と、半導体層の表面から半 導体層を主に構成する原子が脱離しない温度範囲よりも 高い温度にて、所望の厚さになるまで酸化膜を更に形成 する第2の酸化膜形成工程を含むことが好ましい。第2 の酸化膜形成工程における酸化膜の形成温度は、600 乃至1200°C、好ましくは700乃至1000° C、更に好ましくは750乃至900°Cであることが 望ましい。尚、第1の酸化膜形成工程における半導体層 の保持温度範囲の上限としては、500°C、好ましく は450°C、より好ましくは400°Cを挙げること ができる。第2の酸化膜形成工程を経た後の最終的な酸

ればよい。一方、第1の酸化膜形成工程を経た後の酸化膜の膜厚は、出来る限り薄いことが好ましい。但し、現在、半導体装置の製造に用いられているシリコン半導体基板の面方位は殆どの場合(100)であり、如何にシリコン半導体基板の表面を平滑化しても(100)シリコンの表面には必ずステップと呼ばれる段差が形成される。このステップは通常シリコン原子1層分であるが、場合によっては2~3層分の段差が形成されることがある。従って、第1の酸化膜形成工程を経た後の酸化膜の膜厚は、半導体層として(100)シリコン半導体基板を用いる場合、1nm以上とすることが好ましいが、これに限定するものではない。

【0023】第1の酸化膜形成工程と第2の酸化膜形成 工程との間に昇温工程を含んでもよい。この場合、昇温 工程における雰囲気を、不活性ガス雰囲気若しくは減圧 雰囲気とするか、あるいは又、水蒸気を含む酸化雰囲気 とすることが望ましい。ここで、不活性ガスとして、窒 素ガス、アルゴンガス、ヘリウムガスを例示することが できる。尚、昇温工程における雰囲気中の不活性ガス若 しくは水蒸気を含むガスには、ハロゲン元素が含有され ていてもよい。これによって、第1の酸化膜形成工程に て形成された酸化膜の特性の一層の向上を図ることがで きる。即ち、半導体層を主に構成する原子がSiの場 合、第1の酸化膜形成工程において生じ得る欠陥である シリコンダングリングボンド(Si·)やSiOHが昇 温工程においてハロゲン元素と反応し、シリコンダング リングボンドが終端しあるいは脱水反応を生じる結果、 信頼性劣化因子であるこれらの欠陥が排除される。特 に、これらの欠陥の排除は、第1の酸化膜形成工程にお いて形成された初期の酸化膜に対して効果的である。ハ ロゲン元素として、塩素、臭素、フッ素を挙げることが できるが、なかでも塩素であることが望ましい。不活性 ガス若しくは水蒸気を含むガス中に含有されるハロゲン 元素の形態としては、例えば、塩化水素(HC1)、C Cl4、C2HCl3、Cl2、HBr、NF3を挙げるこ とができる。不活性ガス若しくは水蒸気を含むガス中の ハロゲン元素の含有率は、分子又は化合物の形態を基準 として、0.001~10容量%、好ましくは0.00 5~10容量%、更に好ましくは0.02~10容量% である。例えば塩化水素ガスを用いる場合、不活性ガス 若しくは水蒸気を含むガス中の塩化水素ガス含有率は 0.02~10容量%であることが望ましい。尚、昇温 工程における雰囲気を、不活性ガスで希釈された水蒸気 を含む雰囲気とすることもできる。

C、更に好ましくは750乃至900°Cであることが 望ましい。尚、第1の酸化膜形成工程における半導体層 の保持温度範囲の上限としては、500°C、好ましく は450°C、より好ましくは400°Cを挙げること ができる。第2の酸化膜形成工程を経た後の最終的な酸 化膜の膜厚は、半導体素子に要求される所定の厚さとす 50 素、臭素、フッ素を挙げることができるが、なかでも塩

素であることが望ましい。水蒸気を含むガス中に含有さ れるハロゲン元素の形態としては、例えば、塩化水素 (HC1), CC14, C2HC13, C12, HBr, N F3を挙げることができる。水蒸気を含むガス中のハロ ゲン元素の含有率は、分子又は化合物の形態を基準とし て、0.001~10容量%、好ましくは0.005~ 10容量%、更に好ましくは0.02~10容量%であ る。例えば塩化水素ガスを用いる場合、水蒸気を含むガ ス中の塩化水素ガス含有率は0.02~10容量%であ ることが望ましい。

【0025】形成された酸化膜の特性を一層向上させる ために、本発明の方法においては、工程(イ)と工程 (ロ)の間で、形成された酸化膜に加熱処理を施しても よい。

【0026】この場合、加熱処理の雰囲気を、ハロゲン 元素を含有する不活性ガス雰囲気とすることが望まし い。ハロゲン元素を含有する不活性ガス雰囲気中で酸化 膜を加熱処理することによって、タイムゼロ絶縁破壊 (TZDB)特性及び経時絶縁破壊(TDDB)特性に **優れた酸化膜を得ることができる。加熱処理における不** 活性ガスとしては、窒素ガス、アルゴンガス、ヘリウム ガスを例示することができる。また、ハロゲン元素とし て、塩素、臭素、フッ素を挙げることができるが、なか でも塩素であることが望ましい。不活性ガス中に含有さ れるハロゲン元素の形態としては、例えば、塩化水素 (HC1), CC14, C2HC13, C12, HBr, N F3を挙げることができる。不活性ガス中のハロゲン元 素の含有率は、分子又は化合物の形態を基準として、 0.001~10容量%、好ましくは0.005~10 容量%、更に好ましくは0.02~10容量%である。 例えば塩化水素ガスを用いる場合、不活性ガス中の塩化 水素ガス含有率は0.02~10容量%であることが望 ましい。

【0027】尚、同一処理室内で加熱処理を行うことが 好ましい。加熱処理の温度は、700~1200°C、 好ましくは700~1000°C、更に好ましくは70 0~950°Cである。また、加熱処理の時間は、枚葉 処理にて行う場合、1~10分とすることが好ましく、 バッチ式にて行う場合、5~60分、好ましくは10~ 40分、更に好ましくは20~30分とすることが望ま 1.61.

【0028】加熱処理を行う場合、形成された酸化膜に 加熱処理を施す際の雰囲気温度を、酸化膜の形成が完了 したときの温度よりも高くすることが望ましい。この場 合、酸化膜の形成が完了した後、処理室内の雰囲気を不 活性ガス雰囲気に切り替えた後、加熱処理を施すための 雰囲気温度まで昇温してもよいし、雰囲気をハロゲン元 素を含有する不活性ガス雰囲気に切り替えた後、加熱処 理を施すための雰囲気温度まで昇温してもよい。ここ

リウムガスを例示することができる。ハロゲン元素とし て、塩素、臭素、フッ素を挙げることができるが、なか でも塩素であることが望ましい。また、不活性ガス中に 含有されるハロゲン元素の形態としては、例えば、塩化 水素(HC1)、CC14、C2HC13、C12、HB r、NF3を挙げることができる。不活性ガス中のハロ ゲン元素の含有率は、分子又は化合物の形態を基準とし て、0.001~10容量%、好ましくは0.005~ 10容量%、更に好ましくは0.02~10容量%であ る。例えば塩化水素ガスを用いる場合、不活性ガス中の 塩化水素ガス含有率は0.02~10容量%であること が望ましい。

10

【0029】通常、シリコン半導体基板の表面にシリコ ン酸化膜を形成する前に、NH4OH/H2O2水溶液で 洗浄し更にHC1/H2O2水溶液で洗浄するというRC A洗浄によりシリコン半導体基板の表面を洗浄し、その 表面から微粒子や金属不純物を除去した後、フッ化水素 酸水溶液及び純水によるシリコン半導体基板の洗浄を行 う。ところが、その後、シリコン半導体基板が大気に曝 されると、シリコン半導体基板の表面が汚染され、水分 や有機物がシリコン半導体基板の表面に付着し、あるい は又、シリコン半導体基板表面のSi原子が水酸基(O H)と結合する虞がある(例えば、文献 "Highly-relia ble Gate Oxide Formation for Giga-Scale LSIs by us ing Closed Wet Cleaning System and Wet Oxidation w ith Ultra-Dry Unloading", J. Yugami, et al., Inter national Electron Device Meeting Technical Digest 95, pp 855-858 参照)。このような場合、そのままの 状態でシリコン酸化膜の形成を開始すると、形成された シリコン酸化膜中に水分や有機物、あるいは又、例えば Si-OHが取り込まれ、形成されたシリコン酸化膜の 特性低下あるいは欠陥部分の発生の原因となり得る。 尚、欠陥部分とは、シリコンダングリングボンド(Si ·)やSi-H結合といった欠陥が含まれるシリコン酸 化膜の部分、あるいは又、Si-O-Si結合が応力に よって圧縮され若しくはSi-O-Si結合の角度が厚 い若しくはバルクのシリコン酸化膜中のSi-〇-Si 結合の角度と異なるといったSi-O-Si結合が含ま れたシリコン酸化膜の部分を意味する。それ故、このよ うな問題の発生を回避するために、本発明の方法におい ては、酸化膜の形成の前に半導体層表面を洗浄する工程 を含み、表面洗浄後の半導体層を大気に曝すことなく (即ち、例えば、半導体層表面の洗浄から酸化膜形成工 程の開始までの雰囲気を不活性ガス雰囲気若しくは真空 雰囲気とし)、酸化膜の形成を実行することが好まし い。これによって、例えば半導体層としてシリコン半導 体基板を用いる場合、大部分が水素で終端され、極一部 がフッ素で終端された表面を有するシリコン半導体基板 の表面に酸化膜を形成することができ、形成された酸化 で、不活性ガスとしては、窒素ガス、アルゴンガス、ヘ 50 膜の特性低下あるいは欠陥部分の発生を防止することが 1 1

できる。

【0030】酸化膜の形成においてプラズマ酸化法を採 用する場合、例えば、処理室内に水素ガス及び酸素ガス を導入するが、この際、水素ガスが処理室内に流入し、 系外に流出することによって爆鳴気反応が生じることを 防止するために、処理室内に水素ガスを導入する前に酸 紫ガスを導入することが望ましい。然るに、酸素ガスの 処理室内への導入によって半導体層にドライ酸化膜が形 成される虞がある。このようなドライ酸化膜は、加湿酸 化法によって形成される酸化膜よりも特性が劣ってい る。このようなドライ酸化膜の形成を確実に防止するた めには、例えば、酸化膜の形成開始前に、処理室内に窒 素ガス等の不活性ガスで希釈した水素ガスを先ず導入 し、次いで、処理室内に酸素ガスを導入すればよい。但 し、この場合には、爆鳴気反応の発生を確実に防止する ために、水素ガスの濃度を、水素ガスが酸素ガスと反応 して燃焼しないような濃度、具体的には、空気中での爆 轟範囲以下(空気との容量%で表した場合、18.3容 量%以下)、好ましくは空気中での燃焼範囲以下(空気 との容量%で表した場合、4.0容量%以下)、あるい は又、酸素中での爆轟範囲以下(酸素との容量%で表し た場合、15.0容量%以下)、好ましくは酸素中での 燃焼範囲以下(酸素との容量%で表した場合、4.5容 量%以下)となるような濃度とすることが望ましい。 【0031】半導体層としては、シリコン単結晶ウエハ

といったシリコン半導体基板だけでなく、半導体基板上 にエピタキシャルシリコン層、ポリシリコン層、あるい はアモルファスシリコン層、更には、シリコン半導体基 板やこれらの層に半導体素子が形成されたもの等、絶縁 膜を形成すべき下地を意味する。半導体層に絶縁膜を形*30 【0034】

*成するとは、半導体基板等の上若しくは上方に形成され た半導体層に絶縁膜を形成する場合だけでなく、半導体 基板の表面に絶縁膜を形成する場合を含む。尚、シリコ ン単結晶ウエハは、CZ法、MCZ法、DLCZ法、F Z法等、如何なる方法で作製されたウエハであってもよ く、また、予め水素アニールが加えられたものでもよ い。また、半導体層はSi-Geから構成されていても

【0032】本発明の絶縁膜の形成方法は、例えばMO S型トランジスタのゲート絶縁膜、層間絶縁膜や素子分 離領域の形成、トップゲート型若しくはボトムゲート型 薄膜トランジスタのゲート絶縁膜の形成、フラッシュメ モリのトンネル絶縁膜の形成等、各種半導体装置におけ る絶縁膜の形成に適用することができる。

【0033】窒素 (N₂) は、工業用周波数13.56 MHzの電磁波を用いたのでは殆ど原子状態にならない が、1GHz乃至100GHzのマイクロ波によってプ ラズマ中で原子状態となり、例えば、以下の式のように 励起される. 即ち、プラズマ中に存在する電子が励起さ れ、これと窒素分子との非弾性衝突により励起された窒 素分子、窒素分子イオン、窒素原子若しくは窒素原子イ オンが生成される。これらの励起された窒素分子、窒素 分子イオン、窒素原子若しくは窒素原子イオンが酸化膜 の表面の半導体層を主に構成する原子と酸素原子との結 合(例えば、半導体層を主に構成する原子がSiの場 合、Si-O結合)を切断して、窒化酸化物(例えば、 Si-O-N結合)が形成され、酸化膜の表面が窒化さ れる。酸化膜の表面の組成は、半導体層を主に構成する 原子がSiの場合、SiOxNyで表される。

```
N_2(X^1\Sigma g) + e \rightarrow N_2(A^3\Sigma u^*) + e
                                                       式(1-1)
N_2(N_1\Sigma g) + e \rightarrow N_2(C_3\Pi u) + e
                                                       式(1-2)
N_2(X^1\Sigma g) + e \rightarrow N^+(^3P) + N^+(^4S) + e  式(1-3)
N_2(N^1\Sigma g) + e \rightarrow N^+(^3P) + N^+(^2D) + e \Rightarrow (1-4)
```

イクロ波放電によって生成した酸素プラズマにおいて は、基底状態O2 (X3 Σg-) は電子の衝突によって励 ※

【0035】また、プラズマ酸化法を採用する場合、マ%起状態 O_2 ($A^3 \Sigma u^*$)又は O_2 ($B^3 \Sigma u^-$)に励起さ れ、それぞれ、以下の式のように酸素原子に解離する。 [0036]

$$O_2(X^3\Sigma g^-) + e \rightarrow O_2(A^3\Sigma u^+) + e \qquad 式(2-1)$$

 $O_2(A^3\Sigma u^+) + e \rightarrow O(^3P) + O(^3P) + e \qquad 式(2-2)$
 $O_2(X^3\Sigma g^-) + e \rightarrow O_2(B^3\Sigma u^-) + e \qquad 式(2-3)$
 $O_2(B^3\Sigma u^-) + e \rightarrow O(^3P) + O(^1D) + e \qquad 式(2-4)$

【0037】従って、酸素プラズマ中には励起酸素分子 と酸素原子が存在し、これらが反応種となる。ここに水 素H2を導入すると、以下のようなプラズマが生成す る。

[0038] H₂ + e → 2H 式(3) 【0039】そして、酸素プラズマの内、例えば式(2 -2)で生成した酸素プラズマと式(3)で生成した水 素プラズマが反応して、水蒸気が生成する。そして、加 熱された半導体層の表面は、かかる水蒸気によって酸化★50 ズマ処理装置は、処理室10と、半導体層(実施例1に

★され、半導体層の表面に酸化膜が形成される。

式(4) [0041]

【実施例】以下、図面を参照して、実施例に基づき本発 明を説明する。

【0042】(実施例1)本発明の実施に適した枚葉方 式のプラズマ処理装置の概念図を図1に示す。このプラ

おいては、シリコン半導体基板20)を載置するステー ジ11と、処理室10の外部に配設された磁石13と、 処理室10の頂部に取り付けられたマイクロ波導波管1 4と、処理室10の頂部に配設されたガス導入部16 A, 16B, 16Cから構成されている。処理室10 は、プラズマ生成領域10Aと、プラズマ処理領域10 Bから構成されており、ステージ11はプラズマ処理領 域10Bに配されている。また、シリコン半導体基板2 0を加熱するための加熱手段12であるランプがステー ジ11内に納められている。マイクロ波導波管14には 10 マグネトロン15が取り付けられ、マグネトロン15に よって1GHz乃至100GHzのマイクロ波(例え ば、2.45GHzのマイクロ波)が生成させられ、マ イクロ波導波管14を介してかかるマイクロ波は処理室 10のプラズマ生成領域10Aに導入される。更には、 ガス導入部16A、16B、16Cのそれぞれから処理 室10内に水素ガス、酸素ガス、窒素ガスが導入され る。また、処理室10の側面に配設されたガス導入部1 7から処理室10内に不活性ガス(例えば窒素ガス)が 導入される。処理室10内に導入された各種のガスは、 処理室10の下部に設けられたガス排気部18から系外 に排気される。処理室10の外部には処理室10内部が 結露しないように処理室10の内部の温度を制御するた めのヒータ19が配設されている。

【0043】プラズマ生成領域10Aにおいて、酸素ガス及び水素ガスに1GHz乃至100GHzのマイクロ波(例えば、2.45GHzのマイクロ波)を照射することによって水蒸気を生成させる。水蒸気の一部はプラズマ状態にある。プラズマ処理領域10Bにおいて、かかる水蒸気によって半導体層の表面が酸化される。また、プラズマ生成領域10Aにおいて、窒素ガスを含む雰囲気ガスに1GHz乃至100GHzのマイクロ波(例えば、2.45GHzのマイクロ波)を照射することによって生成した励起状態の窒素分子、窒素分子イオン、窒素原子若しくは窒素原子イオンにより酸化膜の表面を窒化する。

【0044】実施例1においては、半導体層としてシリコン半導体基板を用いた。また、実施例1においては、パイロジェニック酸化法を採用した。図1に示したプラズマ処理装置を用いた実施例1の絶縁膜の形成方法及び 40 p形半導体素子の製造方法(具体的には、デュアルゲート構造を有するCMOSFETにおけるpチャネル型MOSFET)を、以下、シリコン半導体基板20等の模式的な一部断面図である図2を参照して説明するが、それに先立ち、図3を参照して、パイロジェニック酸化法に基づきシリコン酸化膜を形成するための縦型方式の酸化膜形成装置の概念図を説明する。

【0045】この縦型方式の酸化膜形成装置は、垂直方向に保持された石英製の二重管構造の酸化炉30(処理室に相当する)と、酸化炉30へ湿式ガス及び/ガスを50

導入するためのガス導入部32と、酸化炉30から湿式 ガス及び/ガスを排気するガス排気部33と、SiCか ら成る円筒状の均熱管36を介して酸化炉30内を所定 の雰囲気温度に保持するためのヒータ34と、基板搬出 入部40と、基板搬出入部40へ窒素ガス等の不活性ガ スを導入するためのガス導入部41と、基板搬出入部4 0からガスを排気するガス排気部42と、酸化炉30と 基板搬出入部40とを仕切るシャッター35と、シリコ ン半導体基板20を酸化炉30内に搬入出するためのエ レベータ機構43から構成されている。エレベータ機構 43には、シリコン半導体基板20を載置するための石 英ポート44が取り付けられている。また、燃焼室50 に供給された水素ガスを酸素ガスと、燃焼室50内で高 温にて混合し、燃焼させることによって、湿式ガスを生 成させる。かかる湿式ガスは、配管51、ガス流路31 及びガス導入部32を介して酸化炉30内に導入され る。尚、ガス流路31は、二重管構造の酸化炉30の内 壁及び外壁の間の空間に相当する。

14

【0046】 [工程-100] 先ず、リンをドープした 直径8インチのN型シリコンウエハ (C Z法にて作製) であるシリコン半導体基板20に、公知の方法でLOC O S構造を有する素子分離領域21を形成し、次いでウエルイオン注入、チャネルストップイオン注入、 閾値調整イオン注入を行う。尚、素子分離領域はトレンチ構造を有していてもよいし、LOCO S構造とトレンチ構造の組み合わせであってもよい。その後、RC A洗浄によりシリコン半導体基板20の表面の微粒子や金属不純物を除去し、次いで、0.1%フッ化水素酸水溶液及び純水によるシリコン半導体基板20の表面洗浄を行い、シリコン半導体基板20の表面を露出させる(図2の(A)参照)。尚、シリコン半導体基板20の表面は大半が水素で終端しており、極一部がフッ素で終端されて

【0047】[工程-110]配管52、燃焼室50、 配管51、ガス流路31及びガス導入部32を介して酸 化炉30へ窒素ガスを導入し、酸化炉30内を窒素ガス 雰囲気とし、且つ、均熱管36を介してヒータ34によ って酸化炉30の雰囲気温度を700°C前後に保持す る。この状態においては、シャッター35は閉じてお く。基板搬出入部40は大気に解放された状態である。 【0048】 [工程-120] そして、基板搬入出部4 0へのシリコン半導体基板20の搬入が完了した後、図 示しない扉を閉め、基板搬入出部40にガス導入部41 から窒素ガスを導入し、ガス排気部42から排出し、基 板搬入出部40内を窒素ガス雰囲気とする。尚、基板搬 入出部40内の酸素ガス濃度をモニターし、酸素ガス濃 度が例えば100ppm以下となったならば、基板搬入 出部40内が十分に窒素ガス雰囲気となったと判断す る。その後、シャッター35を開き、エレベータ機構4 3を作動させて石英ボート44を上昇させ、シリコン半 inside of air preferably. It is desirable to consider as concentration which becomes preferably below the range of inflammability (below 4.5 capacity % when expressed with capacity % with oxygen) in the inside of oxygen below 4.0 capacity % again below the range of detonation (below 15.0 capacity % when expressed with capacity % with oxygen) in the inside of oxygen.

[0031] The substrate which should form further insulator layers, such as an epitaxial silicon layer, a polish recon layer or an amorphous silicon layer, and a thing by which the semiconductor device was formed in silicon semi-conductor substrates or these layers, as a semi-conductor layer not only a silicon semi-conductor substrate called a silicon single crystal wafer but on a semi-conductor substrate is meant. Not only when forming an insulator layer in the semi-conductor layer formed in a semi-conductor substrate etc. top or the upper part as forming an insulator layer in a semi-conductor layer, but the case where an insulator layer is formed in the front face of a semi-conductor substrate is included. in addition, a silicon single crystal wafer -- a CZ process and MCZ -- law and DLCZ -- you may be the wafer produced by what kind of approaches, such as law and an FZ method, and hydrogen annealing could be added beforehand. Moreover, the semi-conductor layer may consist of Si-germanium.

[0032] The formation approach of the insulator layer of this invention is applicable to formation of the insulator layer in various semiconductor devices, such as formation of the gate dielectric film of formation of the gate dielectric film of a MOS transistor, an interlayer insulation film, or a component isolation region, a top gate mold, or a bottom gate mold thin film transistor, and formation of the tunnel insulator layer of a flash memory.

[0033] Although it will hardly be in an atomic condition in having used the electromagnetic wave with an industrial use frequency of 13.56MHz, nitrogen (N2) will be in an atomic condition in the plasma by microwave (1GHz thru/or 100GHz), for example, will be excited like the following formulas. That is, the nitrogen content child and nitrogen content child ion which the electron which exists in the plasma was excited and were excited by the inelastic collision of this and a nitrogen content child, a nitrogen atom, or nitrogen atom ion is generated. Association (when the atom which mainly constitutes for example, a semi-conductor layer is Si, it is Si-O association) with the atom and oxygen atom with which these excited nitrogen content children, nitrogen content child ion, a nitrogen atom, or nitrogen atom ion mainly constitutes the semi-conductor layer of the front face of an oxide film is cut, a nitriding oxide (for example, Si-O-N association) is formed, and the front face of an oxide film is nitrided. The presentation of the front face of an oxide film is expressed with SiOXNY when the atom which mainly constitutes a semi-conductor layer is Si. [0034]

```
N2(X1 sigmag)+ e -> N2(A3 sigmau+)+ e Formula (1-1)
```

[0035] Moreover, when adopting a plasma oxidation method, in the oxygen plasma generated by microwave discharge, by electronic collision, a ground state O2 (X3sigmag-) is excited by an excitation state O2 (A3sigmau+) or O2 (B3sigmau-), and is dissociated in an oxygen atom like the following formulas, respectively.

[0036]

```
O2(X3sigmag-)+ e \rightarrow O2(A3sigmau+)+ e Formula (2-1)
```

$$O2(B3sigmau-)+ e -> O(3P) + O(1D)+ e$$
 Formula (2-4)

[0037] Therefore, an excitation oxygen molecule and an oxygen atom exist in the oxygen plasma, and these serve as a reaction kind. If hydrogen H2 is introduced here, the following plasma will generate.

```
[0038] H2 + e -> 2H Formula (3)
```

[0039] And the oxygen plasma generated by the formula (2-2) among oxygen plasma and the hydrogen plasma generated by the formula (3) react, and a steam generates. And the front face of the heated semi-conductor layer oxidizes with this steam, and an oxide film is formed in the front face of a semi-conductor layer. [0040]

```
^{2}H + O(3P) -> H2O Formula (4)
```

[0041]

[Example] Hereafter, with reference to a drawing, this invention is explained based on an example.

[0042] (Example 1) The conceptual diagram of the plasma treatment equipment of a sheet method suitable for operation of this invention is shown in <u>drawing 1</u>. This plasma treatment equipment consists of gas induction 16A, 16B, and 16C arranged by the processing room 10, the stage 11 in which a semi-conductor layer (it sets in the example 1 and is the silicon semi-conductor substrate 20) is laid, the magnet 13 arranged in the exterior of the processing room

 $N2(N1 \text{ sigmag}) + e \rightarrow N2(C3 \text{piu}) + e \text{ Formula } (1-2)$

 $N2(X1 \text{ sigmag}) + e \rightarrow N+(3P) + N+(4S) + e \text{ Formula } (1-3)$

N2(N1 sigmag) + e -> N+(3P) + N+(2D) + e Formula (1-4)

O2(A3 sigmau+)+ e -> O(3P) + O(3P)+ e Formula (2-2)

 $O2(X3sigmag-)+ e \rightarrow O2(B3sigmau-)+ e$ Formula (2-3)

10, the microwave waveguide 14 attached in the crowning of the processing room 10, and the crowning of the processing room 10. The processing room 10 consists of plasma production field 10A and plasma treatment field 10B, and the stage 11 is allotted to plasma treatment field 10B. Moreover, the lamp which is the heating means 12 for heating the silicon semi-conductor substrate 20 is dedicated in the stage 11. A magnetron 15 is attached in a microwave waveguide 14, microwave (1GHz thru/or 100GHz) (for example, 2.45GHz microwave) is made to generate by the magnetron 15, and this microwave is introduced into plasma production field 10A of the processing room 10 through a microwave waveguide 14. Furthermore, hydrogen gas, oxygen gas, and nitrogen gas are introduced in the processing room 10 from each of the gas induction 16A, 16B, and 16C. Moreover, inert gas (for example, nitrogen gas) is introduced in the processing room 10 from the gas induction 17 arranged in the side face of the processing room 10. Various kinds of gas introduced in the processing room 10 is exhausted out of a system from the flueing section 18 prepared in the lower part of the processing room 10. The heater 19 for controlling the temperature inside the processing room 10 so that the processing room 10 interior does not dew is arranged in the exterior of the processing room 10.

[0043] A steam is made to generate in plasma production field 10A by irradiating microwave (1GHz thru/or 100GHz) (for example, 2.45GHz microwave) at oxygen gas and hydrogen gas. Some steams are in the plasma state. In plasma treatment field 10B, the front face of a semi-conductor layer oxidizes with this steam. Moreover, in plasma production field 10A, the front face of an oxide film is nitrided with the nitrogen content child, the nitrogen content child ion, nitrogen atom, or nitrogen atom ion of the excitation state generated by irradiating microwave (1GHz thru/or 100GHz) (for example, 2.45GHz microwave) at the controlled atmosphere containing nitrogen gas.

[0044] In the example 1, the silicon semi-conductor substrate was used as a semi-conductor layer. Moreover, the pie ROJIE nick oxidation style was adopted in the example 1. The formation approach of the insulator layer of an example 1 using the plasma treatment equipment shown in <u>drawing 1</u>, and the manufacture approach of a p type semiconductor component Although (the p channel mold MOSFET in CMOSFET which specifically has dual gate structure) is hereafter explained with reference to typical <u>drawing 2</u> of silicon semi-conductor substrate 20 grade which is a sectional view a part In advance of it, the conceptual diagram of the oxide-film formation equipment of the vertical mold method for forming silicon oxide based on a pie ROJIE nick oxidation style is explained with reference to drawing 3.

[0045] The oxidation furnace 30 (it is equivalent to a processing room) of the double pipe structure made from a quartz where the oxide-film formation equipment of this vertical mold method was held perpendicularly, The gas induction 32 for introducing wet gas and /gas to the oxidation furnace 30, The flueing section 33 which exhausts wet gas and /gas from the oxidation furnace 30, and the heater 34 for holding the inside of the oxidation furnace 30 to predetermined ambient temperature through the liner tube 36 of the shape of a cylinder which consists of SiC, The substrate taking-out admission into a club 40 and the gas induction 41 for introducing inert gas, such as nitrogen gas, to the substrate taking-out admission into a club 40, it consists of a shutter 35 into which the flueing section 42 which exhausts gas from the substrate taking-out admission into a club 40, and the oxidation furnace 30 and the substrate taking-out admission into a club 40 are divided, and an elevator style 43 for carrying out carrying-in appearance of the silicon semi-conductor substrate 20 into the oxidation furnace 30. The quartz boat 44 for laying the silicon semi-conductor substrate 20 is attached in the elevator style 43. Moreover, wet gas is made to generate by mixing the hydrogen gas supplied to the combustion chamber 50 at an elevated temperature oxygen gas and in a combustion chamber 50, and making it burn. This wet gas is introduced in the oxidation furnace 30 through piping 51, a gas passageway 31, and the gas induction 32. In addition, a gas passageway 31 is equivalent to the space between the wall of the oxidation furnace 30 of double pipe structure, and an outer wall.

[0046] [a process -100] -- the component isolation region 21 which has LOCOS structure by the well-known approach first in the silicon semi-conductor substrate 20 which is an N type silicon wafer (it produces in a CZ process) with a diameter of 8 inches which doped Lynn -- forming -- subsequently -- a well -- an ion implantation, a channel stop ion implantation, and a threshold adjustment ion implantation are performed. In addition, the component isolation region may have trench structure and may be the combination of LOCOS structure and trench structure. Then, RCA washing removes the particle metallurgy group impurity of the front face of the silicon semi-conductor substrate 20, subsequently, surface washing of the silicon semi-conductor substrate 20 by 0.1% hydrofluoric-acid water solution and pure water is performed, and the front face of the silicon semi-conductor substrate 20 is exposed (refer to (A) of drawing 2). In addition, most is carrying out termination of the front face of the silicon semi-conductor substrate 20 from hydrogen, and termination of the pole part is carried out with the fluorine.

[0047] Nitrogen gas is introduced to the oxidation furnace 30 through the [process -110] piping 52, a combustion chamber 50, piping 51, a gas passageway 31, and the gas induction 32, and the inside of the oxidation furnace 30 is

made into nitrogen-gas-atmosphere mind, and the ambient temperature of the oxidation furnace 30 is held before and after 700-degreeC at a heater 34 through a liner tube 36. The shutter 35 is closed in this condition. The substrate taking-out admission into a club 40 is in the condition released by atmospheric air.

[0048] After carrying in of [a process -120] and the silicon semi-conductor substrate 20 to the substrate carry in/out part 40 is completed, the door which is not illustrated is shut, nitrogen gas is introduced into the substrate carry in/out part 40 from the gas induction 41, and it discharges from the flueing section 42, and let the inside of the substrate carry in/out part 40 be nitrogen-gas-atmosphere mind. In addition, if it acts as the monitor of the oxygen gas concentration in the substrate carry in/out part 40 and oxygen gas concentration is set to 100 ppm or less, it will be judged that the inside of the substrate carry in/out part 40 fully became nitrogen-gas-atmosphere mind. Then, a shutter 35 is opened, the elevator style 43 is operated, a quartz boat 44 is raised, and the silicon semi-conductor substrate 20 is carried in in the oxidation furnace 30 of the double pipe structure made from a quartz. When the elevator style 43 arrives at the maximum rise location, it stops being open for free passage with the base of a quartz boat 44 between the oxidation furnace 30 and the substrate carry in/out part 40.

[0049] After that [[process -130]], the temperature up of the ambient temperature of the oxidation furnace 30 of nitrogen-gas-atmosphere mind is carried out, and it is referred to as 800 - 900-degreeC. And oxygen gas and hydrogen gas are supplied in a combustion chamber 50 through piping 52 and 53, and the wet gas generated by mixing and burning hydrogen gas at an elevated temperature in oxygen gas and a combustion chamber 50 is introduced to the oxidation furnace 30 through piping 51, a gas passageway 31, and the gas induction 32, and is exhausted from the flueing section 33. An oxide film is formed in the front face of a semi-conductor layer of this. Specifically, silicon oxide is formed in the front face of the silicon semi-conductor substrate 20. In addition, the temperature in a combustion chamber 50 is held to 700-900-degreeC at a heater (not shown).

[0050] After forming a with a thickness [the 2nm thickness of a [process -140] request], for example, thickness, oxide film, supply of the oxygen gas into a combustion chamber 50 and hydrogen gas is stopped. Subsequently Introducing inert gas, such as nitrogen gas, in the oxidation furnace 30, the ambient temperature of the oxidation furnace 30 is lowered till around 700-degreeC, subsequently, the elevator style 43 is operated, a quartz boat 44 is dropped, and, subsequently the silicon semi-conductor substrate 20 is taken out from the substrate taking-out admission into a club 40.

[0051] [A process -150], next the silicon semi-conductor substrate 20 are carried in from the door which is not illustrated to the plasma treatment equipment shown in drawing 1, and are laid in a stage 11. And nitrogen gas is introduced into the processing room 10 from gas induction 16C. It combines, microwave power is supplied to a magnetron 15, and the microwave (1GHz thru/or 100GHz) (for example, 2.45GHz microwave) generated by the magnetron 15 is introduced into plasma production field 10A of the processing room 10 through a microwave waveguide 14. This, i.e., by irradiating microwave at the controlled atmosphere which consists of 100% of nitrogen gas, the nitrogen content child, the nitrogen content child ion, nitrogen atom, or nitrogen atom ion of the excitation state generated in plasma production field 10A based on the above-mentioned formula (1-1) - (1-4) the reaction collides on the surface of an oxide film, and the front face of an oxide film (specifically silicon oxide) is nitrided. In addition, the nitrogen content child and nitrogen atom which are not ionized also reach plasma treatment field 10B similarly, and the front face of an oxide film is nitrided. In this way, the insulator layer 22 (in an example 1, it is a silicon oxidation nitride, and is equivalent to gate dielectric film) by which the front face was nitrided can be formed in the front face of a semi-conductor layer. This condition is typically shown in (B) of drawing 2. In addition, illustration of the part by which the oxide film was nitrided in drawing was omitted. The conditions of nitriding are illustrated to the following table 1. In addition, the reason for making temperature of the silicon semi-conductor substrate 20 into a room temperature is for controlling that a nitrogen atom is spread in the silicon semi-conductor substrate 20 in nitriding treatment.

[0052] [Table 1]

Microwave power: 1kW microwave frequency: 2.45GHz nitrogen quantity of gas flow: 0.4SLM pressure: 0.16Pa substrate temperature: Room temperature (25-degreeC)

[0053] The temperature up of the silicon semi-conductor substrate 20 is carried out to 850-degreeC with the heating means 12, stopping installation of the nitrogen gas to the processing room 10 from gas induction 16C, and introducing inert gas into the processing room 10 from the gas induction 17 after that [[process -160]], if needed. And if the temperature of the silicon semi-conductor substrate 20 reaches 850-degreeC and the temperature is stabilized, heat treatment will be performed for 5 minutes by nitrogen quantity-of-gas-flow 4SLM. By this heat treatment, relaxation of the damage produced in the insulator layer can be aimed at.

[0054] After that [[process -170]], a semi-conductor layer is taken out from plasma treatment equipment, and,

subsequently a semi-conductor layer (specifically silicon semi-conductor substrate 20) is carried in to a well-known .CVD system. And the silicon layer (it sets in the example 1 and is a polish recon layer) which does not contain the impurity is produced on the whole surface with a CVD method. Subsequently, after introducing boron to the gate electrode for the p channel mold MOSFET and introducing Lynn to the gate electrode for the n channel mold MOSFET based on a well-known lithography technique and an ion-implantation technique, respectively, patterning of the silicon layer is carried out. By this, the gate electrode 23 which consists of the silicon layer (specifically polish recon layer) containing p form impurity for the p channel mold MOSFET can be formed on gate dielectric film 22 (refer to (C) of drawing 2). It can combine and the gate electrode which consists of the silicon layer (specifically polish recon layer) containing n form impurity for the n channel mold MOSFET can be formed on gate dielectric film. [0055] [Process -180] A LDD field is formed after that using a well-known technique, next an insulating material layer is formed in the whole surface, an insulating material layer is etched based on an anisotropy dry etching technique, and a sidewall 24 is formed in the side attachment wall of the gate electrode 23. Subsequently, in order to form the source / drain field 25, after introducing Lynn into the field of the silicon semi-conductor substrate which should form the n channel mold MOSFET in the field of the silicon semi-conductor substrate which should form the p channel mold MOSFET for boron based on a well-known lithography technique and an ion-implantation technique, respectively, heat-of-activation processing of an impurity by which the ion implantation was carried out is performed. Then, form the layer insulation layer 26 in the whole surface with a CVD method, and opening is prepared in the upper layer insulation layer 26 of the source / drain field 25. A wiring material layer is formed in a spatter on the layer insulation layer 26 containing these opening circles. By carrying out patterning of the wiring material layer, wiring 27 can be formed and the typical p type semiconductor component (the p channel mold MOSFET in CMOSFET which specifically has dual gate structure) which shows a sectional view in part can be obtained to (D) of drawing 2. [0056] (Example 2) An example 2 is deformation of an example 1. Although the oxide film was formed by the pie ROJIE nick oxidizing method where the silicon semi-conductor substrate 20 is heated to 800-degreeC in an example 1, in an example 2, two steps of oxidization is performed based on a pie ROJIE nick oxidation style. Namely, after starting formation of an oxide film on the front face of a semi-conductor layer at the temperature to which the atom which mainly constitutes a semi-conductor layer from a front face of a semi-conductor layer is not desorbed from formation of an oxide film, A predetermined period and the 1st oxide-film formation process which holds a semiconductor layer to the temperature requirement from which the atom which mainly constitutes a semi-conductor layer from a front face of a semi-conductor layer is not desorbed, and forms an oxide film in it. The oxide film consisted of the 2nd oxide-film formation process formed further until it became desired thickness at temperature higher than the temperature requirement from which the atom which mainly constitutes a semi-conductor layer from a front face of a semi-conductor layer is not desorbed. In addition, the oxide-film formation equipment shown in the plasma treatment equipment and drawing 3 which were shown in drawing 1 also in the example 2 is used. Hereafter, the formation approach of the insulator layer of an example 2 and the manufacture approach (the p channel mold MOSFET in CMOSFET which specifically has dual gate structure) of a p type semiconductor component are explained. [0057] [Process -200] The [process -100] of an example 1 and the same process are performed first. [0058] [A process -210], next the silicon semi-conductor substrate 20 are carried in from the door which is not illustrated to the substrate carry in/out part 40 of the oxide film formation equipment shown in drawing 3, and are laid in a quartz boat 44. In addition, nitrogen gas is introduced from the gas induction 32 to the oxidation furnace 30, and the inside of the oxidation furnace 30 is made into inert gas ambient atmospheres, such as nitrogen gas, (you may be a reduced pressure ambient atmosphere), and the ambient temperature in the oxidation furnace 30 is held to 350-degreeC at a heater 34 through a liner tube 36. In addition, the shutter 35 is closed in this condition. [0059] After carrying in of [a process -220] and the silicon semi-conductor substrate 20 to the substrate carry in/out part 40 is completed, the door which is not illustrated is shut, nitrogen gas is introduced into the substrate carry in/out part 40 from the gas induction 41, and it discharges from the flueing section 42, and let the inside of the substrate carry in/out part 40 be nitrogen-gas-atmosphere mind. In addition, if it acts as the monitor of the oxygen gas concentration in the substrate carry in/out part 40 and oxygen gas concentration is set to 100 ppm or less, it will be judged that the inside of the substrate carry in/out part 40 fully became nitrogen-gas-atmosphere mind. Then, a shutter 35 is opened, the elevator style 43 is operated, a quartz boat 44 is raised (climbing speed: a part for 250mm/), and the silicon semiconductor substrate 20 is carried in in the oxidation furnace 30 of the double pipe structure made from a quartz. When the elevator style 43 arrives at the maximum rise location, it stops being open for free passage with the base of a quartz boat 44 between the oxidation furnace 30 and the substrate carry in/out part 40. Since the ambient temperature in the oxidation furnace 30 is held at the heater 34 at 350-degreeC (i.e., since the inside of the oxidation furnace 30 is held at the ambient temperature from which the hydrogen atom which carried out termination of the front face of the silicon

semi-conductor substrate 20 is not desorbed), it can control that a dry area occurs on the front face of the silicon semi-conductor substrate 20.

[0060] [Process -230] An oxide film is formed by oxidizing thermally the front face of a semi-conductor layer (specifically silicon semi-conductor substrate 20) in the ambient temperature from which the hydrogen atom which carried out termination of the front face of the silicon semi-conductor substrate 20 subsequently is not desorbed. Ambient temperature is held to 350-degreeC and, specifically, silicon oxide is formed in the front face of a semi-conductor layer (silicon semi-conductor substrate 20) by the pie ROJIE nick method. In an example 2, oxygen gas and hydrogen gas are supplied in a combustion chamber 50 through piping 52 and 53, the steam generated in the combustion chamber 50 is introduced in the oxidization furnace 30 through piping 51, a gas passageway 31, and the gas induction 32, and silicon oxide with a thickness of 1.0nm is formed in the front face of the silicon semi-conductor substrate 20 with a pie ROJIE nick oxidation style. The generation condition of a steam based on the pie ROJIE nick method is illustrated to the following table 2.

[0061] [Table 2]

hydrogen quantity-of-gas-flow: -- 5SLM oxygen gas flow rate: -- 10SLM combustion temperature: 750-degreeC [0062] The temperature up of the ambient temperature in the oxidation furnace 30 of oxide-film formation equipment is carried out to 800-degreeC with the programming rate for 10-degreeC/at a heater 34 through a liner tube 36, stopping installation of the wet gas into the oxidation furnace 30, and introducing inert gas (nitrogen gas) in the oxidation furnace 30 after that [[process -240]], through piping 52, a combustion chamber 50, piping 51, a gas passageway 31, and the gas induction 32. Since the oxide film which functions also as a protective coat is already formed in the front face of a semi-conductor layer at [the process -230], in this the [process -240], a dry area does not occur on the front face of a semi-conductor layer (silicon semi-conductor substrate 20).

[0063] After the ambient temperature in the oxidization furnace 30 reaches ambient temperature (it sets in the example 2 and is 800-degreeC) higher than the ambient temperature range where a hydrogen atom is not desorbed from the front face of a [process -250] semi-conductor layer, where an ambient atmosphere is held to this temperature, the 2nd oxide-film formation process which forms an oxide film further is performed with a pie ROJIE nick oxidation style. Specifically oxygen gas and hydrogen gas are supplied in a combustion chamber 50 through piping 52 and 53, the steam generated in the combustion chamber 50 is again, introduced in the oxidization furnace 30 through piping 51, a gas passageway 31, and the gas induction 32, and an oxide film with a total thickness of 2nm is formed in the front face of a semi-conductor layer (silicon semi-conductor substrate 20) with a pie ROJIE nick oxidation style. In addition, ambient temperature (it sets in the example 2 and is 800-degreeC) when formation of the oxide film of desired thickness is completed is higher than the ambient temperature at the time of starting formation of an oxide film on the front face of a semi-conductor layer (it sets in the example 2 and is 350-degreeC).

[0064] By the above, since formation of the oxide film in the front face of a semi-conductor layer is completed The inside of the oxidization furnace 30 is made into inert gas ambient atmospheres, such as nitrogen gas, the elevator style 43 is operated and a quartz boat 44 is dropped. Henceforth, subsequently Although the door which is not illustrated may be opened and the silicon semi-conductor substrate 20 may be taken out, when meaning formation of the silicon oxide which has a still higher property, it is desirable to perform heat-treatment explained below to an oxide film.

[0065] The temperature up of the ambient temperature of the oxidation furnace 30 is carried out to 850-degreeC at a heater 34, stopping installation of a steam and introducing nitrogen gas in the oxidation furnace 30 from the gas induction 32 [a process -260, i.e., after that,]. Then, the nitrogen gas which does 0.1 capacity % content of a hydrogen chloride is introduced in the oxidation furnace 30 from the gas induction 32, and heat-treatment is performed for 30 minutes. By the above, the process which forms an oxide film in the front face of a semi-conductor layer is completed. Henceforth, the inside of the oxidization furnace 30 is made into nitrogen-gas-atmosphere mind, the elevator style 43 is operated, a quartz boat 44 is dropped, and, subsequently the silicon semi-conductor substrate 20 is taken out from the substrate carry in/out part 40.

[0066] A p type semiconductor component can be obtained by performing [process -150] - [a process -180] after [a process -270]. [of an example 1] In addition, above-mentioned heat-treatment may be performed following on the [process -130] of an example 1.

[0067] (Example 3) In an example 3, an oxide film is formed in the front face of a semi-conductor layer instead of a pie ROJIE nick oxidation style based on a plasma oxidation method. In an example 3, a plasma oxidation method and plasma nitriding are performed using the plasma treatment equipment shown in <u>drawing 1</u>. Hereafter, the formation approach of the insulator layer of an example 3 and the manufacture approach (the p channel mold MOSFET in CMOSFET which specifically has dual gate structure) of a p type semiconductor component are explained. [0068] [Process -300] The [process -100] of an example 1 and the same process are performed first.

[0069] After carrying in [a process -310], next the silicon semi-conductor substrate 20 from the door which is not illustrated to the plasma treatment equipment shown in <u>drawing 1</u> and laying them in a stage 11, inert gas (for example, nitrogen gas) is introduced in the processing room 10 from the gas induction 17. And the silicon semi-conductor substrate 20 is heated to 800-degreeC with the heating means 12.

[0070] After that [[process -320]], installation into the processing room 10 of the inert gas (for example, nitrogen gas) as gas for dilution is interrupted, and hydrogen gas and oxygen gas are introduced in the processing room 10 from gas induction 16A and gas induction 16B. It combines, microwave power is supplied to a magnetron 15, and the microwave (for example, 2.45GHz microwave) wave (1GHz thru/or 100GHz) generated by the magnetron 15 is introduced into plasma production field 10A of the processing room 10 through a microwave waveguide 14. This, i.e., by irradiating microwave at hydrogen gas and oxygen gas, the reaction of an above-mentioned formula (2-1) - (2-4) a reaction and a formula (3), and a formula (4) arises, and a steam generates. The generated steam reaches plasma treatment field 10B located down the processing room 10, and the front face of the semi-conductor layer (specifically silicon semi-conductor substrate 20) heated by the heating means 12 oxidizes. In this way, an oxide film (it sets in the example 2 and is silicon oxide) with a thickness of 2nm can be formed in the front face of a semi-conductor layer. The formation conditions of an oxide film are illustrated to the following table 3.

[0071] [Table 3]

Microwave power: 10kW microwave frequency: 2.45GHz oxygen gas flow rate: 10SLM hydrogen quantity of gas flow: 0.2SLM substrate temperature: 800-degreeC [0072] The silicon semi-conductor substrate 20 is cooled to a room temperature, stopping installation of the hydrogen gas to supply of the microwave power to a magnetron 15, and the processing room 10, and oxygen gas, and introducing inert gas into the processing room 10 from the gas induction 17 after that [[process -330]]. Subsequently, installation into the processing room 10 of the inert gas from the gas induction 17 is stopped. Then, nitrogen gas is introduced into the processing room 10 from gas induction 16C. It combines, microwave power is supplied to a magnetron 15, and the microwave (1GHz thru/or 100GHz) (for example, 2.45GHz microwave) generated by the magnetron 15 is introduced into plasma production field 10A of the processing room 10 through a microwave waveguide 14. This, i.e., by irradiating an electromagnetic wave at nitrogen gas, the nitrogen content child, the nitrogen content child ion, nitrogen atom, or nitrogen atom ion of the excitation state generated at the above-mentioned formula (1-1) - (1-4) the reaction reaches plasma treatment field 10B located down the processing room 10, and the front face of an oxide film is nitrided. The conditions of plasma nitriding treatment are good similarly [illustrated / to Table 1] then.

[0073] A p type semiconductor component can be obtained by performing [process -160] - [a process -180] after that [[process -340]]. [of an example 1] In addition, also in an example 3, two steps of oxidation explained in the example 2 based on the plasma oxidation method may be performed. Moreover, heat-treatment explained in the example 2 may be performed to an oxide film.

[0074] As mentioned above, although this invention was explained based on the desirable example, this invention is not limited to these examples. Various kinds of conditions of having explained in the example, and the structure of plasma treatment equipment and oxide-film formation equipment are instantiation, and can be changed suitably.

[0075] For example, in the [process -240] of an example 2, the temperature up of the silicon semi-conductor substrate 20 may be carried out to 800-degreeC, without stopping installation of the wet gas into the oxidation furnace 30. Moreover, although the temperature up of the temperature of the silicon semi-conductor substrate 20 was carried out to 850-degreeC with the heating means in the [process -260] of an example 2, introducing inert gas (for example, nitrogen gas) in the oxidation furnace 30 Instead, the temperature up of the temperature of the silicon semi-conductor substrate 20 may be carried out to 850-degreeC with a heating means, introducing the inert gas (for example, nitrogen gas) which does 0.1 capacity % content of hydrogen chloride gas, for example in the oxidation furnace 30 from the gas induction 32. Furthermore, for example, hydrogen chloride gas may be included in the ambient atmosphere in each of the 1st oxide-film formation process, a temperature up process, and the 2nd oxide-film formation process.

[0076] In an example, although the insulator layer was chiefly formed in the front face of a silicon semi-conductor substrate, an insulator layer can also be formed in the epitaxial silicon layer produced on the substrate based on the formation approach of the insulator layer of this invention, and an insulator layer can also be formed in front faces, such as a polish recon layer produced on the insulating layer formed on the substrate, or an amorphous silicon layer. Or an insulator layer may be formed in the front face of the silicon layer produced on the substrate with which the component of a semiconductor device or a semiconductor device was formed, or these again. Furthermore, an insulator layer may be formed in the front face of the silicon layer formed on the substrate insulating layer produced on the substrate with which the component of a semiconductor device or a semiconductor device was formed, or these. The batch method which

processes not only a sheet method but two or more semi-conductor layers to coincidence can also perform formation of an oxide film, and/or nitriding treatment of the front face of an oxide film.

[0077] Or although the semi-conductor layer was carried in to oxide-film formation equipment or plasma treatment equipment (these equipments are hereafter called oxide-film formation equipment etc. generically) again after a hydrofluoric-acid water solution and pure water performed surface washing of a semi-conductor layer 0.1% in the example, it is good also considering the ambient atmosphere to carrying in from the surface washing of a semiconductor layer to oxide-film formation equipment etc. as an inert gas (for example, nitrogen gas) ambient atmosphere. In addition, such an ambient atmosphere makes the ambient atmosphere of the surface washing installation of for example, a semi-conductor layer an inert gas ambient atmosphere. And as a mimetic diagram is shown in the approach of dedicating a semi-conductor layer (for example, silicon semi-conductor substrate) in the box for conveyance where it filled up with inert gas, and carrying in to oxide-film formation equipment etc., and drawing 4 Cluster tool equipments which consisted of a conveyance way, a loader, and an unloader, such as a surface washing installation and oxide-film formation equipment, are used. From a surface washing installation to oxide-film formation equipment can be attained on a conveyance way by the approach of making the ambient atmosphere of an epilogue, this surface washing installation, a conveyance way, oxide-film formation equipment, etc. an inert gas ambient atmosphere. [0078] Or surface washing of a semi-conductor layer may be performed by the gaseous-phase cleaning method using anhydrous hydrogen fluoride gas again on the conditions illustrated to Table 4 instead of a hydrofluoric-acid water solution and pure water performing surface washing of a semi-conductor layer 0.1%. In addition, a methanol is added for generating prevention of particle. Or surface washing of a semi-conductor layer may be performed by the gaseousphase cleaning method using hydrogen chloride gas again on the conditions illustrated to Table 5. In addition, the ambient atmosphere of inside, such as an ambient atmosphere, a conveyance way, etc. in the surface washing installation before surface washing initiation of a semi-conductor layer and after surface washing completion, is good also as an inert gas ambient atmosphere, and good also as a vacuum ambient atmosphere of 1.3x10-1Pa (10-3Torr) extent, for example. in addition, the ambient atmosphere of the oxide-film formation equipment at the time of carrying in a semi-conductor layer, in making the ambient atmosphere of inside, such as a conveyance way, into a vacuum ambient atmosphere etc. -- the vacuum ambient atmosphere of for example, 1.3x10-1Pa (10-3Torr) extent -- carrying out -- the ambient atmosphere of after the completion of carrying in of a semi-conductor layer, oxide-film formation equipment, etc. -- an inert gas (for example, nitrogen gas) ambient atmosphere -- then, it is good. [0079] [Table 4]

Anhydrous hydrogen-fluoride gas: 300SCCM methanol steam: 80SCCM nitrogen gas: 1000SCCM pressure: 0.3Pa temperature: 60-degreeC [0080] [Table 5]

Hydrogen-chloride gas / nitrogen gas: 1 capacity % temperature: 800-degreeC [0081] As a result of being able to maintain the front face of a semi-conductor layer at the condition that there is no contamination etc., before formation of an oxide film by adopting these approaches, it can prevent effectively moisture, the organic substance, or the property of an insulator layer that Si-OH was incorporated again and formed falling into the formed insulator layer, or a defective part occurring.

[0082] Although hydrogen gas and oxygen gas are introduced in the processing room 10 in formation of an oxide film when adopting a plasma oxidation method as explained previously Under the present circumstances, in order to prevent that a detonating gas reaction arises when hydrogen gas flows in the processing room 10 and flows out out of a system, in order to prevent that the dry oxidation film is formed in a semi-conductor layer, and in order For example, in the [process -330] of an example 3, introducing the inert gas (for example, nitrogen gas) as gas for dilution of flow rate 10SLM in the processing room 10 from the gas induction 17 What is necessary is to introduce the hydrogen gas of flow rate 0.2SLM in the processing room 10 from gas induction 16A, to start installation of the oxygen gas of flow rate 10SLM in the processing room 10 from after that, for example, gas, induction 16B, and just to stop installation into the processing room 10 of the inert gas for dilution. Subsequently, microwave power is supplied to a magnetron 15 and the 2.45GHz microwave generated by the magnetron 15 is introduced into plasma production field 10A of the processing room 10 through a microwave waveguide 14. By such actuation, the hydrogen gas concentration in the processing room 10 before steam generation can serve as a value low enough, it can prevent certainly that a detonating gas reaction arises, and, moreover, formation of the dry oxidation film can be prevented certainly.

[Effect of the Invention] In this invention, since microwave is irradiated at nitrogen-gas-atmosphere mind that ionization promotion gas like argon gas is not included, or whether it is small contains it, the insulator layer which prevents the bad influence to the oxide film by the molecule or atom of ionization promotion gas, and has the outstanding property can be obtained. And since the front face of an oxide film is nitrided with plasma nitriding, there

is no bad influence to semiconductor device properties, such as a fall of current drive capacity. Furthermore, since an oxide film is nitrided, as a result of p form impurity contained in a gate electrode passing gate dielectric film and reaching to a semi-conductor layer, for example by various kinds of heat treatments in the semiconductor device production process after gate electrode formation, the phenomenon of changing the threshold voltage of a PMOS semiconductor device is certainly avoidable.

[Translation done.]